

#4

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Patent Application)

Kazutaka SHIBATA)

Serial No. 09/588,628)

Filed: June 7, 2000)

For: SEMICONDUCTOR DEVICE AND)
METHOD OF PRODUCING THE SAME)

ATT: APPLICATION BRANCH

CLAIM TO PRIORITY UNDER 35 U.S.C. §119Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing dates of the following prior applications filed in the following foreign country are hereby requested and the right of priority provided under 35 U.S.C. §119 is hereby claimed:


Japanese Patent Appl. No. 11-160066 filed June 7, 1999

Japanese Patent Appl. No. 11-245854 filed August 31, 1999

In support of this claim, filed herewith are certified copies of said original foreign applications. Acknowledgement of the receipt of these certified copies is requested.

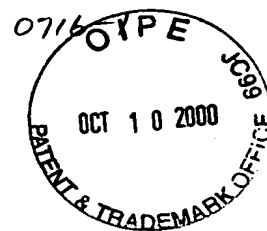
Respectfully submitted,

Dated: October 10, 2000


Christopher M. Tanner
Reg. No. 41,518

RADER, FISHMAN & GRAUER P.L.L.C.
1233 20TH Street, NW
Suite 501
Washington, DC 20036
202-955-3750-Phone
202-955-3751 - Fax
Customer No. 23353

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 6月 7日

出願番号

Application Number:

平成11年特許願第160066号

出願人

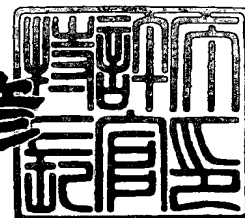
Applicant(s):

ローム株式会社

2000年 5月19日

特許庁長官
Commissioner,
Patent Office

近藤隆彦



出証番号 出証特2000-3037733

【書類名】 特許願

【整理番号】 PR9-00266

【提出日】 平成11年 6月 7日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/02

【発明者】

 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

 【氏名】 柴田 和孝

【特許出願人】

 【識別番号】 000116024

 【住所又は居所】 京都府京都市右京区西院溝崎町 2 1 番地

 【氏名又は名称】 ローム株式会社

【代理人】

 【識別番号】 100087701

 【弁理士】

 【氏名又は名称】 稲岡 耕作

【選任した代理人】

 【識別番号】 100075155

 【弁理士】

 【氏名又は名称】 亀井 弘勝

【選任した代理人】

 【識別番号】 100101328

 【弁理士】

 【氏名又は名称】 川崎 実夫

【手数料の表示】

 【予納台帳番号】 011028

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9401527

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】

半導体チップと、

この半導体チップの側壁を覆い、上記半導体チップの活性表面とは反対側の表面である非活性表面と面一に形成された表面を有する保護樹脂とを含む半導体装置。

【請求項 2】

上記半導体チップが接合されている基板をさらに含むことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

上記半導体チップは、活性表面が上記基板に対向した状態で、当該基板に接合されていることを特徴とする請求項 2 記載の半導体装置。

【請求項 4】

上記基板は、配線パターンが形成された配線基板であることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】

上記基板は、別の半導体チップであり、全体としてチップ・オン・チップ構造を成していることを特徴とする請求項 3 記載の半導体装置。

【請求項 6】

上記半導体チップの活性表面に電気接続され、上記保護樹脂外に露出する露出部を有する外部接続端子をさらに含むことを特徴とする請求項 1 ないし 4 のいずれかに記載の半導体装置。

【請求項 7】

半導体チップを、この半導体チップの少なくとも側壁を覆う保護樹脂で封止する樹脂封止工程と、

上記半導体チップの活性表面とは反対側の表面である非活性表面側と、この半導体チップの側壁を覆っている上記保護樹脂とを同時に研削または研磨する研削

工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 8】

上記樹脂封止工程の前に、上記半導体チップを基板に接合するチップ接合工程をさらに含むことを特徴とする請求項 7 記載の半導体装置の製造方法。

【請求項 9】

上記チップ接合工程では、上記半導体チップは、その活性表面を上記基板に対向させた状態で当該基板に接合されることを特徴とする請求項 8 記載の半導体装置の製造方法。

【請求項 1 0】

上記基板は、リードフレームであり、

上記チップ接合工程では、上記半導体チップは、非活性表面を上記リードフレームに対向させた状態で当該リードフレームに接合され、

上記樹脂封止工程の前に、上記リードフレームの所定箇所と上記半導体チップの活性表面の所定箇所とをボンディングワイヤで接続する接続工程をさらに含み、

上記樹脂封止工程では、上記半導体チップの活性表面および上記ボンディングワイヤが併せて樹脂封止され、

上記研削工程では、上記リードフレームの上記非活性表面側に位置する部分が上記半導体チップの非活性表面側の研削に先だって研削されることを特徴とする請求項 8 記載の半導体装置の製造方法。

【請求項 1 1】

上記チップ接合工程では、上記基板に複数個の半導体チップが接合され、

上記樹脂封止工程では、上記基板上の複数個の半導体チップが樹脂封止され、

上記研削工程は、上記複数の半導体チップに関して並行して行われ、

上記研削工程の後に、所定個数の半導体チップを含む半導体装置個片に切り出す切り出し工程をさらに含むことを特徴とする請求項 8 ないし 1 0 のいずれかに記載の半導体装置の製造方法。

【請求項 1 2】

上記切り出し工程は、上記保護樹脂と上記基板とを同時に切断する工程を含む

ことを特徴とする請求項 1 1 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、とくに薄型化に有利な半導体装置およびその製造方法に関する。

【0 0 0 2】

【従来の技術】

半導体装置の典型的な組立工程は、半導体ウエハをダイシングして個別半導体チップを作成する工程と、半導体チップをリードフレームにダイボンディングする工程と、半導体チップのパッドとリードフレームとをワイヤボンディングする工程と、リードを外部に引き出した状態で樹脂モールドする工程とを含む。

【0 0 0 3】

半導体装置全体の薄型化のためには半導体チップ自体の薄型化が必要である。そこで、半導体ウエハのダイシングに先立ち、ウエハの非活性表面（裏面）をグラインダーで研削する研削工程が行われる。こうして一定の厚さまで薄くしたウエハをダイシングして個別半導体チップが切り出される。

ところが、薄い半導体ウエハをダイシングソーで分割すると、ウエハの割れやチップの欠けが生じる。そのため、ダンシング前のウエハの薄型化には限界がある。

【0 0 0 4】

そこで、最近では、先にダイシングを行い、その後に、ウエハの裏面研削を行うことが提案されている。すなわち、図 8 (a) に示されているように、ウエハ 1 0 0 の活性表面 1 0 1 を露出させた状態で、非活性表面 1 0 2 側がダイシングテープ 1 0 5 に接着させられる。この状態で、ダイシングソー 1 0 7 によって、活性表面 1 0 1 側から、約 5 0 μ m の深さまでウエハ 1 0 0 に切り溝 1 0 3 を付けるハーフカット工程が行われる。このハーフカット工程に引き続いて、図 8 (b) に示すように、非活性表面 1 0 2 側のダイシングテープ 1 0 5 を剥がし、活性表面 1 0 1 側にダイシングテープ 1 0 6 を貼着する。この状態で、グラインダー 1 0 9 を用いて、非活性表面 1 0 2 側の研削、すなわち裏面研削が行われる。この

裏面研削は、切り溝 1 0 3 に到達するまで行われる。裏面研削によって切り溝 1 0 3 が現れたときには、厚さが約 5 0 μ m の半導体チップ個片 1 1 0 が得られることになる。

【0 0 0 5】

このようにして、ダイシング時における割れや欠けの問題を生じさせることなく、薄型化された半導体チップ 1 1 0 を作成できる。

こうして作成された半導体チップは、その後、実装基板に搭載され、外部端子の接続および樹脂モールドなどの工程を経て、半導体装置（集積回路素子）として完成されることになる。

【0 0 0 6】

【発明が解決しようとする課題】

ところが、薄型化された半導体チップ 1 1 0 は、ハンドリング時に割れや欠けが生じるおそれがある。すなわち、たとえば、実装基板への搭載は、ロボットによって自動で行われることになるが、ロボットのハンドで保持される際などに加わる外力により、薄い半導体チップ 1 1 0 は、割れてしまったり、また、角部が容易に欠けてしまったりする。

【0 0 0 7】

したがって、上述の従来技術は、ダイシング時におけるチップの割れおよび欠けを防ぐことができても、ハンドリング時における割れや欠けといった新たな問題を招来することとなっていた。

そこで、この発明の目的は、上述の技術的課題を解決し、半導体チップの割れや欠けを生じさせることなく製造することができる構造の半導体装置を提供することである。

【0 0 0 8】

また、この発明の他の目的は、半導体チップの割れや欠けを生じさせることなく半導体装置を製造するための方法を提供することである。

【0 0 0 9】

【課題を解決するための手段および発明の効果】

上記の目的を達成するための請求項 1 記載の発明は、半導体チップと、この半

導体チップの側壁を覆い、上記半導体チップの活性表面とは反対側の表面である非活性表面と面一に形成された表面を有する保護樹脂とを含む半導体装置である。

【0010】

上記の構成によれば、半導体チップの側壁は、保護樹脂で覆われていて、この保護樹脂は、半導体チップの非活性表面と面一に形成された表面を有している。

このような半導体チップは、請求項7に記載されているように、半導体チップを、この半導体チップの少なくとも側壁を覆う保護樹脂で封止する樹脂封止工程と、上記半導体チップの活性表面とは反対側の表面である非活性表面側と、この半導体チップの側壁を覆っている上記保護樹脂とを同時に研削または研磨する研削工程とを含むことを特徴とする製造方法により製造することができる。

【0011】

請求項2記載の発明は、上記半導体チップが接合されている基板をさらに含むことを特徴とする請求項1記載の半導体装置である。

この構成の半導体装置は、請求項8に記載されているように、上記樹脂封止工程の前に、上記半導体チップを基板に接合するチップ接合工程をさらに含む製造方法により作成することができる。

【0012】

この場合に、上記半導体チップは、活性表面が上記基板に対向した状態で、当該基板に接合されていてもよい（請求項3）。この場合、上記チップ接合工程では、上記半導体チップは、その活性表面を上記基板に対向させた状態で当該基板に接合されることになる（請求項9）。この構成の場合には、半導体チップは、いわゆるフェースダウンで基板に接合される。したがって、半導体チップの活性表面は、基板によって保護される。

【0013】

また、請求項10に記載のように、上記基板は、リードフレームであってもよい。この場合には、上記チップ接合工程では、上記半導体チップは、非活性表面を上記リードフレームに対向させた状態で当該リードフレームに接合され、上記樹脂封止工程の前に、上記リードフレームの所定箇所と上記半導体チップの活性

表面の所定箇所とをボンディングワイヤで接続する接続工程をさらに含み、上記樹脂封止工程では、上記半導体チップの活性表面および上記ボンディングワイヤが併せて樹脂封止され、上記研削工程では、上記リードフレームの上記非活性表面側に位置する部分が上記半導体チップの非活性表面側の研削に先だって研削されることが好ましい。この場合、半導体チップの活性表面は、保護樹脂によって保護されることになる。

【0014】

たとえば、チップ接合工程では、比較的厚い半導体ウエハ（たとえば、300～700 μ m厚）をダイシングして得られた半導体チップ個片が、基板に接合される。このような厚い半導体ウエハからの半導体チップ個片の切り出しは、容易であり、半導体チップに割れや欠けが生じることがない。そして、このような厚い半導体ウエハから取り出された厚い半導体チップは、ロボットなどによるハンドリングの際に、割れや欠けが生じることがない。

【0015】

そして、半導体チップを保護樹脂で封止し、さらにこの保護樹脂と半導体チップの非活性表面側とを同時に研削することにより、半導体基板の非活性表面と保護樹脂の表面とを面一にできる。この研削の際、半導体チップは、保護樹脂により周囲が保護された状態で研削されていくので、欠けが生じたりするおそれはない。このようにして、半導体チップの厚みを薄くできる。

【0016】

こうして得られた半導体装置は、半導体チップの側壁が保護樹脂により覆われていて、半導体チップのいずれの角部も保護樹脂により保護されている。したがって、たとえ研削によって半導体チップを非常に薄くした場合（たとえば、100～200 μ m）であっても、半導体チップが損傷を受けるおそれはない。

すなわち、半導体装置をロボットを用いてプリント配線基板などに実装する場合であっても、半導体チップに割れや欠けが生じるおそれがない。

【0017】

また、請求項11に記載のように、上記チップ接合工程では、上記基板に複数個の半導体チップが接合されてもよい。この場合、上記樹脂封止工程では、上記

基板上の複数個の半導体チップが樹脂封止され、上記研削工程は、上記複数の半導体チップに関して並行して行われ、上記研削工程の後に、所定個数の半導体チップを含む半導体装置個片に切り出す切り出し工程がさらに行われることが好ましい。

【0018】

これにより、複数個の半導体装置を一括して製造することができる。

この場合に、複数個の半導体チップの樹脂封止は、個別に行われてもよく、また、一括して行われてもよい。一括して複数個の半導体チップを樹脂封止する場合には、請求項12に記載のように、上記切り出し工程は、上記保護樹脂と上記基板とを同時に切断する工程を含むこととすればよい。

【0019】

なお、請求項4に記載のように、上記基板は、配線パターンが形成された配線基板であってもよいし、また、請求項5に記載のように、上記基板は、別の半導体チップであって、全体としてチップ・オン・チップ構造の半導体装置が構成されてもよい。

チップ・オン・チップ構造を採用する場合に、土台となる親チップ上に複数個の子チップをフェースダウンで接合し、この複数個の子チップについて、保護樹脂および非活性表面側の研削を同時に行えば、子チップの表面の高さを均一にすることができるという利点がある。

【0020】

なお、基板に対する半導体チップの接合は、たとえば、金バンプなどのバンプを介して行われてもよい。

また、請求項6に記載のように、上記半導体装置は、上記半導体チップの活性表面に電気接続され、上記保護樹脂外に露出する露出部を有する外部接続端子をさらに含むことが好ましい。

【0021】

この場合に、外部接続端子は、配線基板に接合された半田ボールなどのボール状端子であってもよいし、半導体チップにボンディングワイヤを介して電気接続されたリードフレームであってもよい。

【 0 0 2 2 】

【発明の実施の形態】

以下では、この発明の実施の形態を、添付図面を参照して詳細に説明する。

図 1 は、この発明の第 1 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。図 1 (a) は、半導体チップ接合工程を示す。ポリイミド基板などの基板 1 には、予め配線パターンが、たとえば銅の電解めっきなどによって形成されている。この基板 1 には、複数の半導体チップ C がフェースダウンで接合される。すなわち、半導体チップ C は、トランジスタや抵抗などの素子が形成された活性表層領域側の表面である活性表面 1 1 を基板 1 に対向させた状態で、バンプ 2 を介して、基板 1 に接合されており、この基板 1 に形成された配線パターンに電氣的に接続されている。

【 0 0 2 3 】

基板 1 に接合される半導体チップ C は、比較的大きな厚み、たとえば、300 ～ 700 μ m 程度の厚みを有している。このような半導体チップ C は、300 ～ 700 μ m の厚い半導体ウエハ（図示せず）をダイシングソーで分割することによって得られる。このように十分に厚いウエハは、ダイシング工程において割れや欠けが生じることがなく、かつ、このダイシング工程を経て得られる厚い半導体チップ C は、その後に基板 1 に接合するためのハンドリング時においても割れや欠けが生じるおそれがない。

【 0 0 2 4 】

半導体チップ C が基板 1 に接合された後には、必要に応じて、活性表面 1 1 と基板 1 との間の空隙に液状樹脂 3 が注入される。

図 1 (b) は、半導体チップ接合工程に続いて行われる樹脂封止工程を示す。この樹脂封止工程では、基板 1 に接合された複数の半導体チップ C を一括して収容するキャビティが形成された金型（図示せず）が用いられ、基板 1 上の複数の半導体チップ C が樹脂 5 によって一括して封止される。これにより、各半導体チップ C の側壁 1 2 と、活性表面 1 1 とは反対側の非活性表面 1 3 とが樹脂 5 で覆われる。また、活性表面 1 1 と基板 1 との間の空隙の側方が、樹脂 5 で封止され、こうして活性表面 1 1 が保護される。

【 0 0 2 5 】

図 1 (c) は、樹脂封止工程に続いて、樹脂 5 の硬化後に行われる研削工程を示す。研削工程では、図 1 (b) において二点鎖線で示す研削目標厚 T まで、グラインダーを用いて研削が行われる。すなわち、樹脂 5 が研削され、半導体チップ C の非活性表面 1 3 が露出させられる。その後は、樹脂 5 および半導体チップ C の非活性表面 1 3 側の研削が同時に進行し、研削目標厚 T まで研削される。この研削目標厚 T は、たとえば、研削後の半導体チップ C の厚み t が、 $100 \sim 200 \mu\text{m}$ 程度となるように設定される。

【 0 0 2 6 】

続いて、たとえば、ダイシングソーを用いて、半導体チップ C 同士の間を設定された切断ライン D に沿って、樹脂 5 および基板 1 が切断され、図 1 (d) に示すように、半導体装置の個片が切り出される。この切り出し工程によって切り出された半導体装置は、半導体チップ C の側壁が全周にわたって樹脂 5 で覆われている。そして、この樹脂 5 の上面 5 a と研削後の非活性表面 1 3 とは面一になっており、半導体チップ C の角部は樹脂 5 により覆われていて、いずれの位置においても保護されている。

【 0 0 2 7 】

この切り出し工程の後には、必要に応じて、図 1 (e) に示すように半田ボール 7 などの外部端子が設けられる。

図 2 は、半田ボール 7 の近傍の構成を拡大して示す断面図である。基板 1 の半導体チップ C 側の表面には、バンプ 2 の接合位置に、予め導体パターン 1 5 が形成されている。基板 1 には、所定の位置において、導体パターン 1 5 を反対側の面において露出させるための孔 1 6 が形成されている。この孔 1 6 の内壁と、導体パターン 1 5 とは反対側の表面における孔 1 6 の縁部付近には、導体パターン 1 7 が形成されている。導体パターン 1 5 および 1 7 の形成は、たとえば、銅の電解めっきにより行うことができる。

【 0 0 2 8 】

このような基板 1 の裏面側には、印刷により半田ボール 7 が孔 1 6 の位置に転写される。そして、必要に応じてリフローを施すことにより、半田ボール 7 を構

成する半田の一部が孔 1 6 に入り込み、導体パターン 1 5 および 1 7 と接合されることになる。このようにして、図 1 (e) に示すボールグリッドアレイ (BGA) 型の半導体装置が得られる。なお、孔 1 6 の内壁から基板 1 の裏面にかけて形成された導体パターン 1 7 は省略することができ、この導体パターン 1 7 が無くても、導体パターン 1 5 に接合された良好な半田ボール 7 の形成が可能である。

【 0 0 2 9 】

むろん、図 1 (d) に示すように、外部端子のないランドグリッドアレイ (LGA) 型の半導体装置を完成品としてもよい。

以上のようにこの実施形態によれば、半導体チップ C のダイシングは厚いウエハから行い、その後、厚い半導体チップ C を基板 1 に実装し、さらに樹脂封止した後に、研削を行って半導体チップ C を薄型化している。したがって、ダイシング時における割れや欠け、またはハンドリング時における割れや欠けが生じるおそれがない。そして、半導体装置個片への切りだしは、樹脂 5 によって薄い半導体チップ C が保護されている状態で行われるので、この切り出し工程において半導体チップ C が損傷を受けることもない。

【 0 0 3 0 】

さらに、最終的に得られる半導体装置は、半導体チップ C の側壁の全周が樹脂 5 で覆われており、さらに、半導体チップ C の非活性表面 1 3 と樹脂 5 とが面一になっていて、半導体チップ C の角部が露出することがない。そのため、その後のハンドリング時においても、樹脂 5 によって半導体チップ C を保護することができる。このようにして、半導体チップ C に割れや欠けを生じさせることなく、極めて薄型の半導体装置を作成することができる。

【 0 0 3 1 】

なお、半導体チップ C の非活性表面 1 3 は露出することになるが、半導体チップ C の活性表面 1 1 は基板 1 に対向しており、かつ、半導体チップ C の側壁は樹脂 5 で覆われているため、半導体チップ C の活性表層領域は十分に保護されている。

図 3 は、この発明の第 2 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図 3 において上述の図 1 に示された各部に対応する各部に

は図 1 の場合と同一の参照符号を付して示す。

【 0 0 3 2 】

上述の第 1 の実施形態においては、複数の半導体チップ C を一括して樹脂モールドするようにしているが（図 1 (a) 参照）、この実施形態においては、個々の半導体チップ C に対応した複数のキャビティ 2 1 が形成された金型 2 0 を用いて、各半導体チップ C の樹脂モールドを個別に行うようにしている（図 3 (a)、図 3 (b)）。この場合、切断ライン D は、個別樹脂モールドの間の位置に設定される。したがって、モールド樹脂 5 は、切断されず、基板 1 のみが切断されることになる。

【 0 0 3 3 】

樹脂封止工程の後には、樹脂 5 の硬化後、基板 1 の切断に先だって、研削工程が行われる（図 3 (c)）。すなわち、グラインダーなどを用いて、研磨目標厚 T（図 3 (b) 参照）まで、樹脂および半導体チップ C の非活性表面 1 3 側が研削される。

切り出し工程で個片に切り出された半導体装置（図 3 (d)）には、必要に応じて、外部端子形成工程（図 3 (e)）が施され、たとえば、半田ボール 7 からなる外部端子が設けられる。

【 0 0 3 4 】

図 4 は、この発明の第 3 の実施形態に係る半導体装置の組み立て工程を工程順に示す断面図である。この図 4 において上述の図 1 に示された各部に対応する各部には図 1 の場合と同一の参照符号を付して示す。

この実施形態においても、図 3 に示された第 2 の実施形態の場合と同じく、個々の半導体チップ C が、個別に樹脂封止される。ただし、この実施形態においては、比較的粘度の高い液状樹脂 5 を各半導体チップ C の位置に滴下して硬化させることにより樹脂封止を行うようにしており、金型を用いることなく樹脂封止工程が達成される（図 4 (a)）。

【 0 0 3 5 】

樹脂封止後は、樹脂 5 の硬化後に、図 4 (b) に示すように、樹脂 5 および半導体チップ C が、グラインダーなどを用いて研削目標厚 T（図 4 (a) 参照）まで同

時に研削される。

この後の工程は、図 3 (d) (e) の工程と同様である。

図 5 は、この発明の第 4 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図 5 において上述の図 4 に示された各部に対応する各部には図 4 の場合と同一の参照符号を付して示す。

【 0 0 3 6 】

この実施形態では、樹脂封止工程（図 5 (a)）において、液状樹脂 5 が、半導体チップ C の側壁 1 2 の部分のみに被着させられて硬化させられる。これにより、その後の研削工程（図 5 (b)）においては、樹脂 5 および半導体チップ C の非活性表面 1 3 側を同時に研削する際に、樹脂 5 の研削量が少なくなるので、研削工程に要する時間を短縮できる。

【 0 0 3 7 】

第 1 ないし第 4 の実施形態は、半導体チップ C の少なくとも側壁部は全周にわたって樹脂 5 で封止され、この樹脂 5 と半導体チップ C の非活性表面側が同時に研削される点において共通しており、これにより、半導体チップ C と、この半導体チップ C の側壁 1 2 を全周にわたって覆う樹脂 5 の表面 5 a とが面一の状態となった装置が得られる。

【 0 0 3 8 】

図 6 は、この発明の第 5 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図 6 において、上述の図 1 に示された各部に対応する部分には同一の参照符号を付して示すこととし、説明の重複を省く。

この実施形態では、いわゆるチップ・オン・チップ構造の半導体装置が組み立てられる。すなわち、ポリイミドなどからなる基板 1 には、土台となる親半導体チップ C m がダイボンディングされている。すなわち、親半導体チップ C m は、非活性表面 3 2 を基板 1 に対向させて接合されている。この親半導体チップ C m の活性表面 3 1 には、所定個数（1 個でもよいし複数個でもよい。）の子半導体チップ C d がフェースダウンで接合されている。すなわち、子半導体チップ C d は、活性表面 1 1 を親半導体チップ C m の活性表面 3 1 に対向させた状態で、この親半導体チップ C m に接合されている。

【 0 0 3 9 】

より具体的には、親半導体チップC_mおよび子半導体チップC_dはそれぞれチップ間接続用のパッド（図示せず）を有しており、このチップ間接続用のパッドの間が、金などの耐酸化性金属からなるバンプ2で相互接続されている。このようなバンプ2は、親半導体チップC_mおよび子半導体チップC_dの少なくとも一方に設けられれば、両チップC_m、C_dの接合を行える。

【 0 0 4 0 】

親半導体チップC_mの活性表面31にはさらに、外部接続用のパッドP_eが、縁部に近い位置に設けられている。このパッドP_eは、基板1上に形成された配線パターン33に、ボンディングワイヤ35によって接続されるようになっている。

このようにして、基板1に接合された親半導体チップC_m上に子半導体チップC_dが接合され、さらに、親半導体チップC_mと基板1とがワイヤボンディングで接続された状態で、このチップ・オン・チップ構造の半導体装置が、封止樹脂5によって封止される。この樹脂封止された状態が、図6(a)に示されている。

【 0 0 4 1 】

この樹脂封止工程の後には、樹脂5の硬化後、グラインダーなどによって樹脂5が研削され、子半導体チップC_dの非活性表面13が露出させられ、その後、さらに、樹脂5および子半導体チップC_dの非活性表面13側が同時に研削される。こうして、ボンディングワイヤ35にまで到達しないように設定された研削目標厚Tまで、樹脂5および子半導体チップC_dの研削が行われる（図6(b)）。

【 0 0 4 2 】

続いて、たとえばダイシングソーを用いることにより、切断ラインDに沿って、チップ・オン・チップ構造の半導体装置の個片が切り出される（図6(c)）。その後は、必要に応じて、基板1の下面（親半導体チップC_mの接合面とは反対側の面）に、半田ボール7などの外部端子を接続する外部端子形成工程が行われる。この半田ボール7の近傍の構成は、図2に示された構造とほぼ同様である。

【 0 0 4 3 】

このようにこの実施形態においては、子半導体チップC_dを樹脂封止し、その

後、封止樹脂 5 と子半導体チップ C d の非活性表面 1 3 側を同時に研削することにより、子半導体チップ C d の非活性表面 1 3 と面一の表面 5 a を有する封止樹脂 5 によって子半導体チップ C d の側壁 1 2 が全周にわたって覆われた状態の半導体装置を得ることができる。また、この実施形態においては、親半導体チップ C m 上に実装された複数個の子半導体チップ C d が共通に研削されるので、これらの複数個の子半導体チップ C d の高さを等しくすることができるという利点がある。

【 0 0 4 4 】

なお、この実施形態のチップ・オン・チップ構造の半導体装置の組立においても、上述の図 3、図 4 または図 5 に示された樹脂封止方法を適用することができる。

図 7 は、この発明の第 6 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図 7 において、上述の図 1 に示された各部に対応する部分には、図 1 の場合と同じ参照符号を付して示す。

【 0 0 4 5 】

この実施形態では、基板の一形態であるリードフレーム 5 0 が用いられる。リードフレーム 5 0 は、半導体チップ C をマウントするためのアイランド部 5 1 と、外部接続のためのリード部 5 2（外部接続端子）とを有している。そして、図 7 (a) に示すチップ接合工程では、アイランド部 5 1 に、半導体チップ C がダイボンドされる。この際、半導体チップ C の非活性表面 1 3 が、アイランド部 5 1 に対向させられる。この後、半導体チップ C の活性表面 1 1 に設けられたパッド（図示せず）と、リード部 5 2 との間が、ボンディングワイヤ 5 5 によって接続される。

【 0 0 4 6 】

この状態で、図 7 (b) に示すように（図 1 の場合とは天地を反転して図示してある。）、封止樹脂 5 により、半導体チップ C が封止される。この際、封止樹脂 5 は、半導体チップ C の側壁 1 2、活性表面 1 1 およびボンディングワイヤ 5 5 を併せて封止し、リードフレーム 5 0 のリード部 5 2 の一部が外部に露出するようにされる。

【 0 0 4 7 】

続いて、図 7 (c) に示す研削工程が行われる。すなわち、グラインダーを用いることにより、図 7 (b) に示す研削目標厚 T まで研削される。この研削工程の初期には、樹脂 5 のみが研削され、次いで、樹脂 5 およびリードフレーム 5 0 のアイランド部 5 1 (半導体チップ C の非活性表面 1 3 側に対向している部分) が同時に研削され、引き続いて、樹脂 5、リードフレーム 5 0 および半導体チップ C の非活性表面側 1 3 が同時研削される。このようにして、樹脂 5 は、半導体チップ C の側壁 1 2 を覆い、かつ、この半導体チップ C の非活性表面 1 3 と面一の表面 5 a を有することになる。

【 0 0 4 8 】

この後は、たとえばダイシングソーを用いることにより、図 7 (c) の切断ライン D に沿って、樹脂 5 およびリードフレーム 5 0 を切断するための切り出し工程が行われ、図 7 (c) に示す半導体装置の個片が得られる。

このようにして、この実施形態によれば、リードフレームを外部接続端子として有する薄型の半導体装置を、半導体チップに割れや欠けを生じさせることなく作成することができる。

【 0 0 4 9 】

以上、この発明の 6 つの実施形態について説明したが、この発明は、他の形態でも実施することができる。たとえば、上述の第 2、第 3 または第 4 の実施形態においては、個々の半導体チップ C を個別に樹脂モールドすることとしているが、2 ～ 3 個ずつ (すなわち、所定の複数個) の半導体チップ C にグループ分けして、各グループの複数個の半導体チップを一括して樹脂モールドするようにしてもよい。

【 0 0 5 0 】

また、上述の第 2、第 3 または第 4 の実施形態の工程では、図 3 (d) において参照符号 6 0 で示すように、封止樹脂 5 から基板 1 がはみ出ることになる。これでも大きな問題はないが、この基板 1 のはみ出しが問題となるのであれば、樹脂 5 を通るように切断ライン D 1 (図 3 (c) 参照) を設定し、この切断ライン D 1 に沿って樹脂 5 および基板 1 を切断すればよい。

【 0 0 5 1 】

さらに、上述の実施形態では、研削工程では、グラインダーによる機械的研削が行われることとしたが、この研削工程は、エッチング液を用いた化学的研削工程であってもよく、また、CMP（化学的機械的研磨）法のような化学的機械的研磨工程であってもよい。ただし、半導体チップの非活性表面側の研削または研磨は、研削精度よりも研削速度の方が重視されるから、上述の 3 つの方法のなかでは、グラインダーによる機械的研削方法が、生産効率の向上の観点からは、もっとも好ましい。

【 0 0 5 2 】

グラインダーによる機械的研削が行われた樹脂および半導体チップの非活性表面は、連続した削り跡を有することになるが、この削り跡は、必要に応じて、エッチングなどの化学的方法によって消すことができる。

また、上述の実施形態では、半導体装置の個片を切り出すための切り出し工程に、ダイシングソーを用いることとしたが、たとえば、レーザビームによる切断などの他の切断手法が採用されてもよい。

【 0 0 5 3 】

その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

【図面の簡単な説明】

【図 1】

この発明の第 1 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図 2】

半田ボールの近傍の構成を拡大して示す断面図である。

【図 3】

この発明の第 2 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図 4】

この発明の第 3 の実施形態に係る半導体装置の組み立て工程を工程順に示す断

面図である。

【図 5】

この発明の第 4 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図 6】

この発明の第 5 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図 7】

この発明の第 6 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図 8】

先行技術による薄型半導体装置の製造工程を説明するための断面図である。

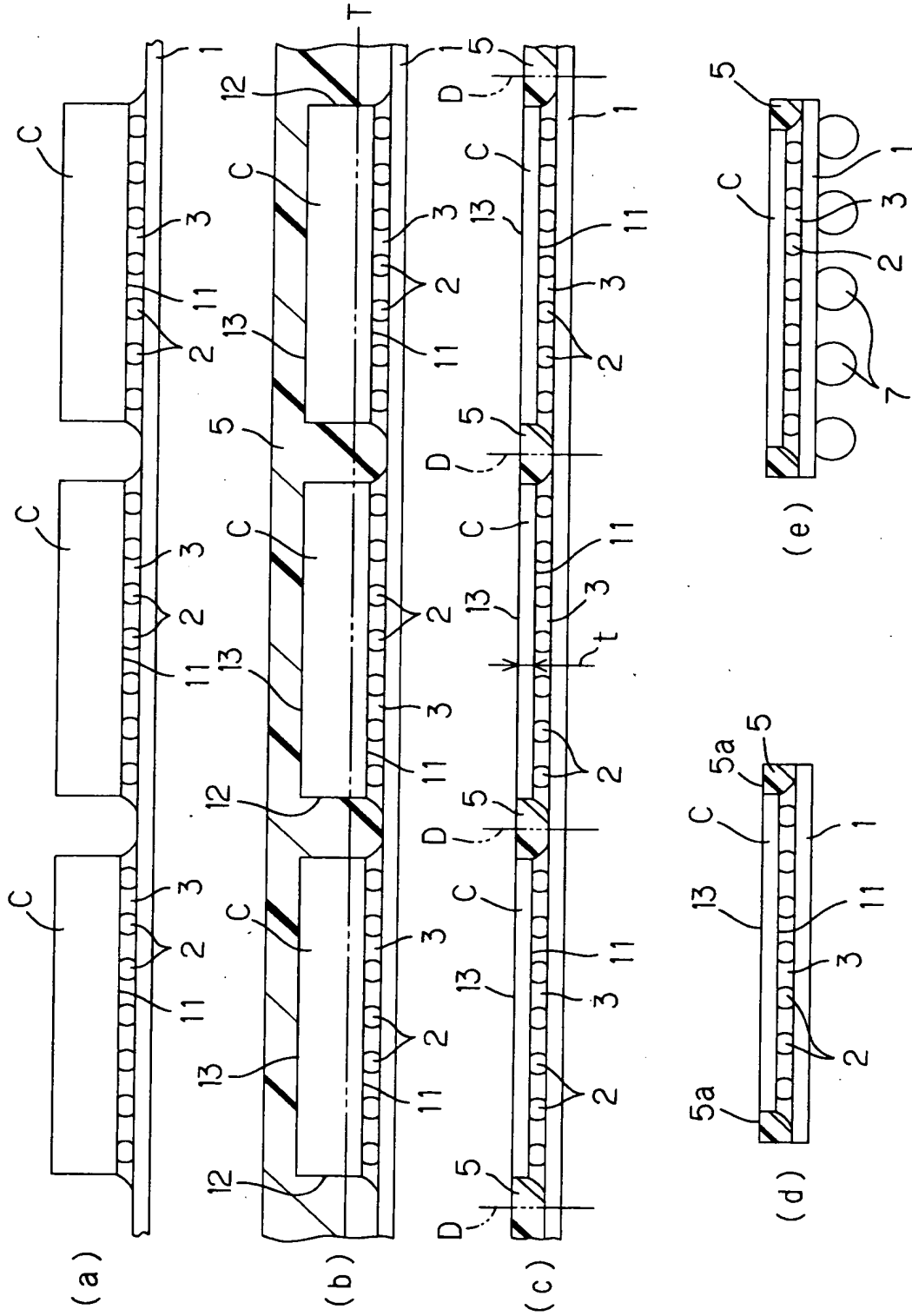
【符号の説明】

- 1 基板
- 2 バンプ
- 5 樹脂
- 1 1 活性表面
- 1 2 側壁
- 1 3 非活性表面
- C d 子半導体チップ
- C m 親半導体チップ
- D 切断ライン
- D 1 切断ライン
- T 研磨目標厚
- 5 0 リードフレーム

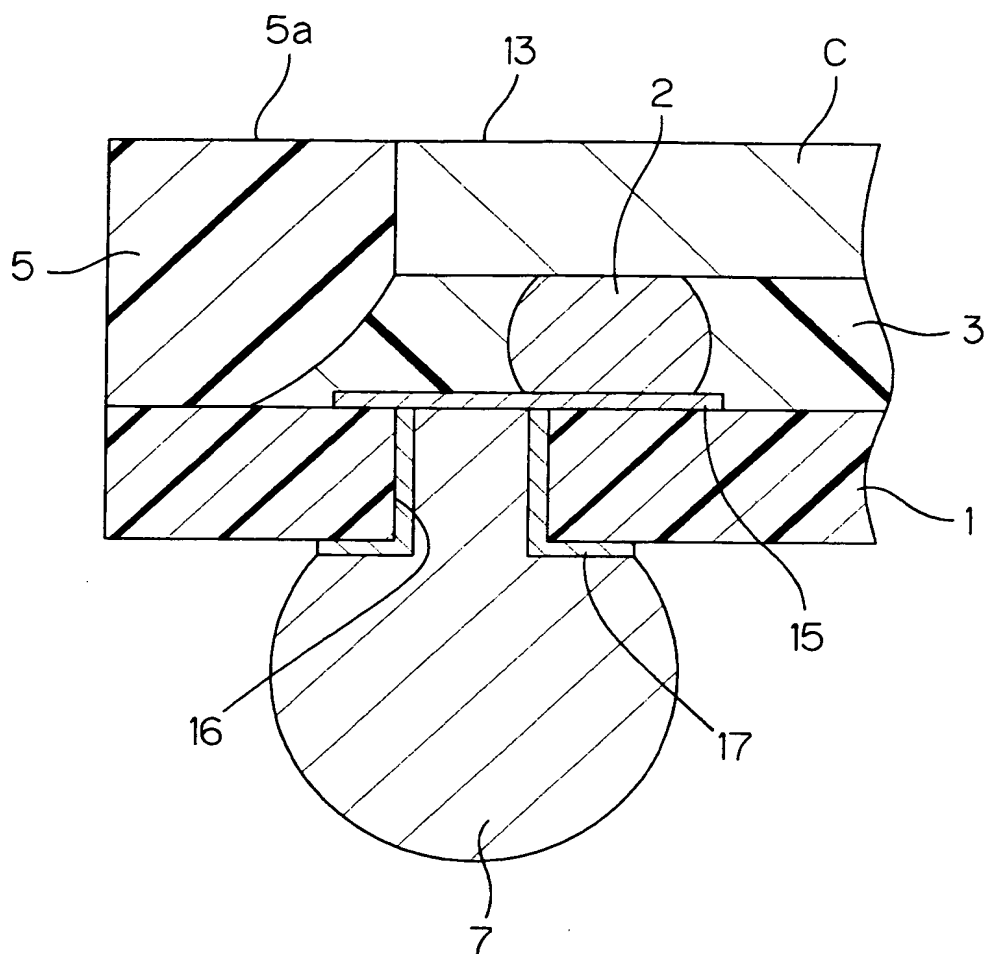
【書類名】

図面

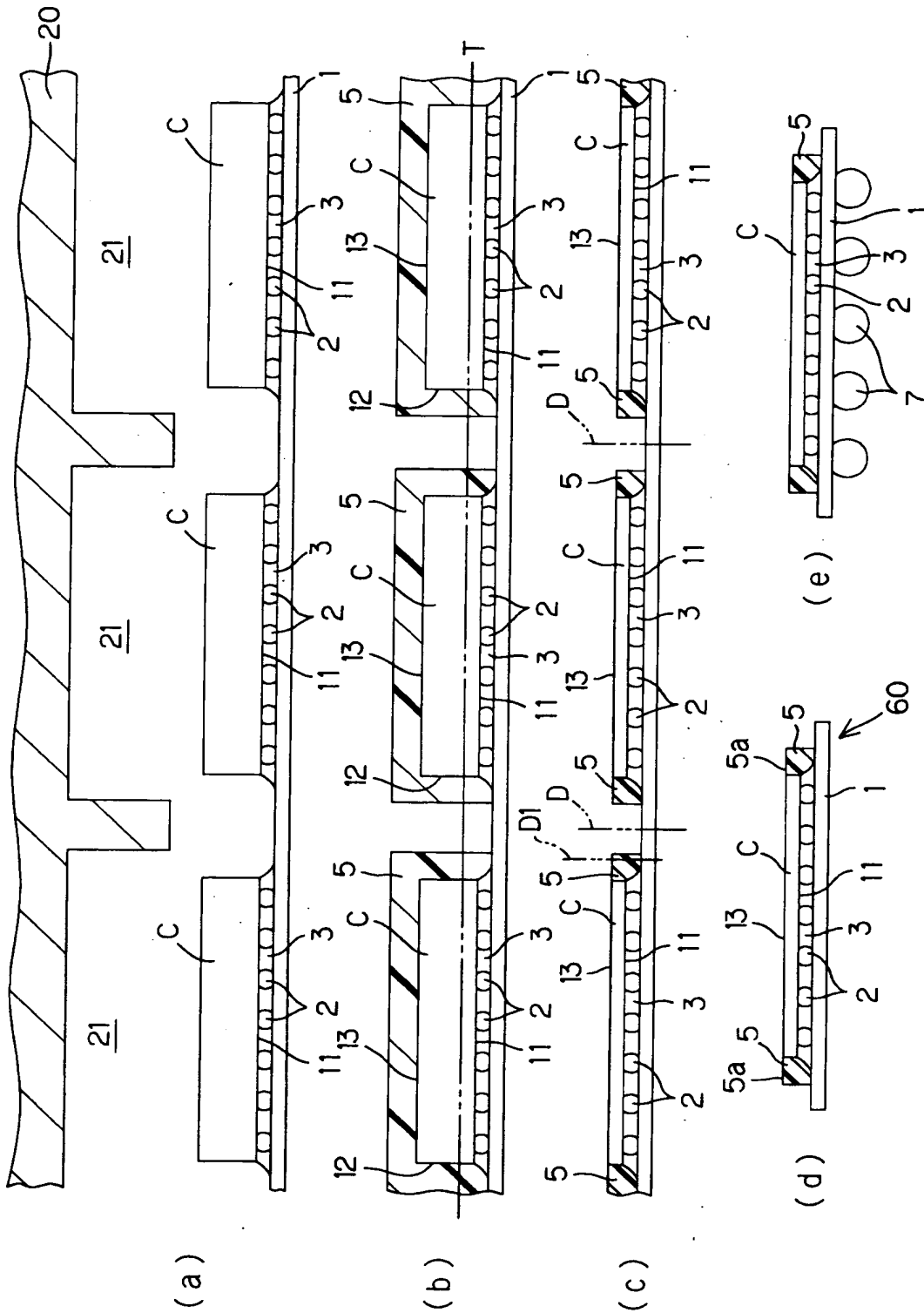
【図 1】



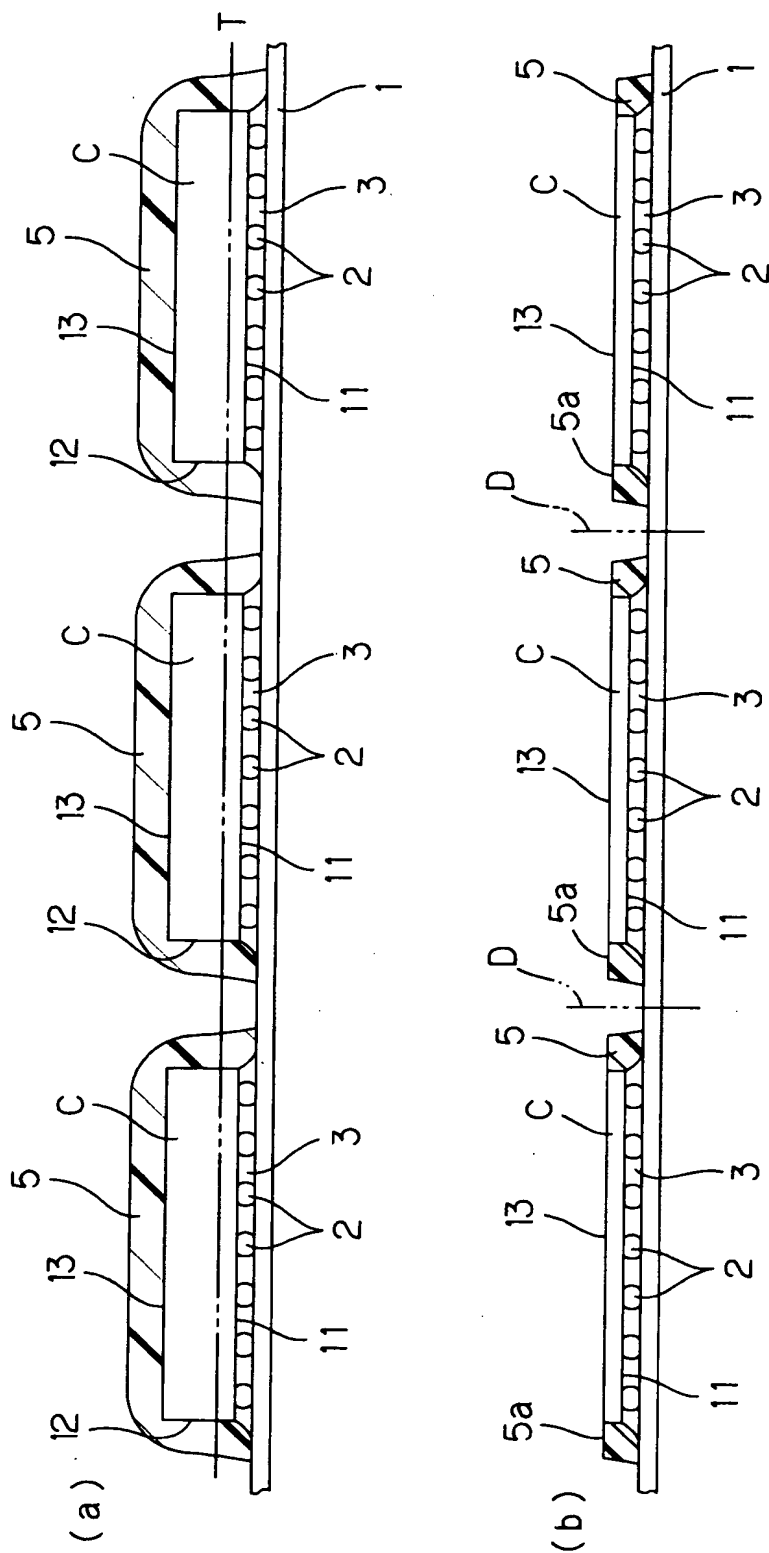
【図2】



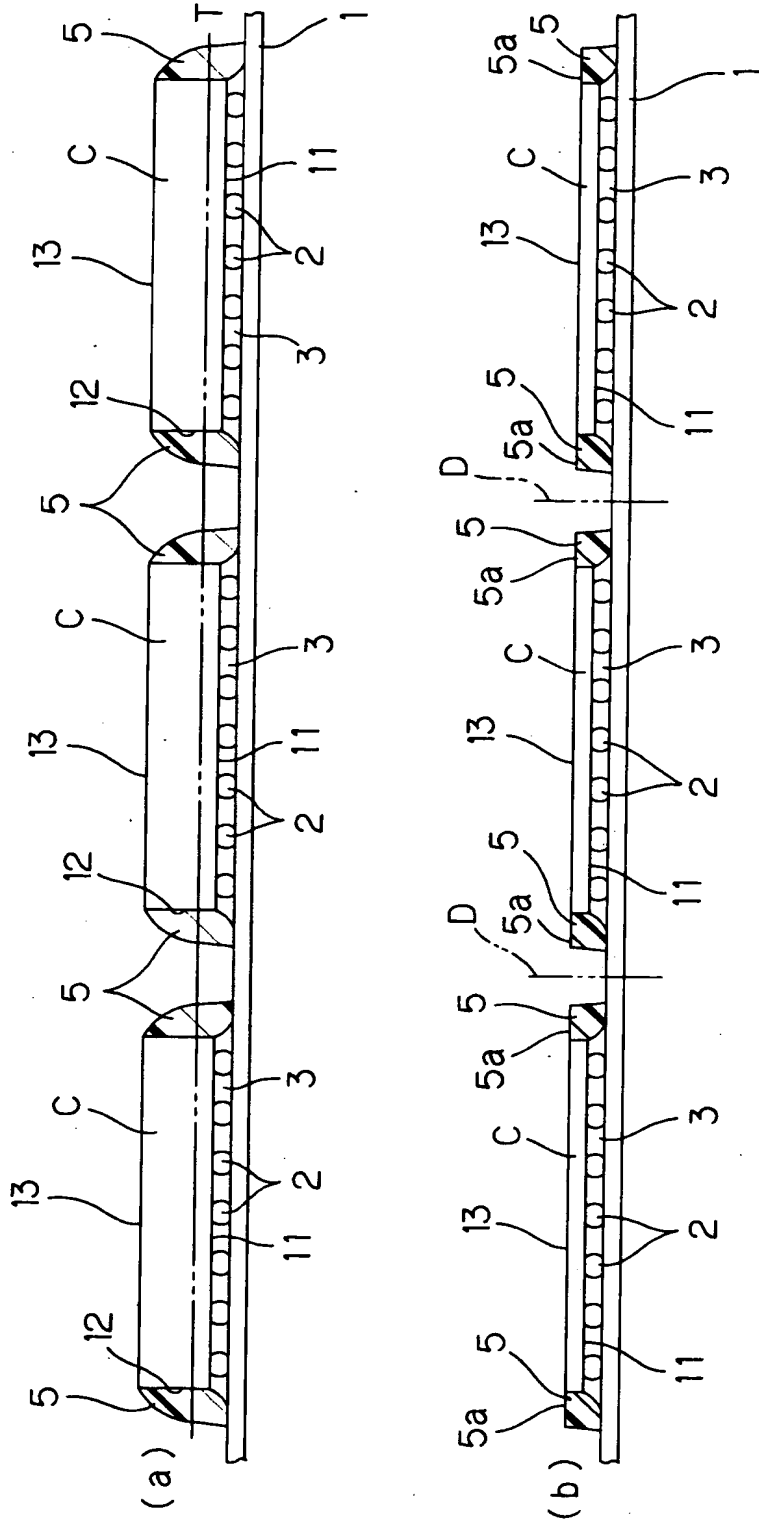
【图 3】



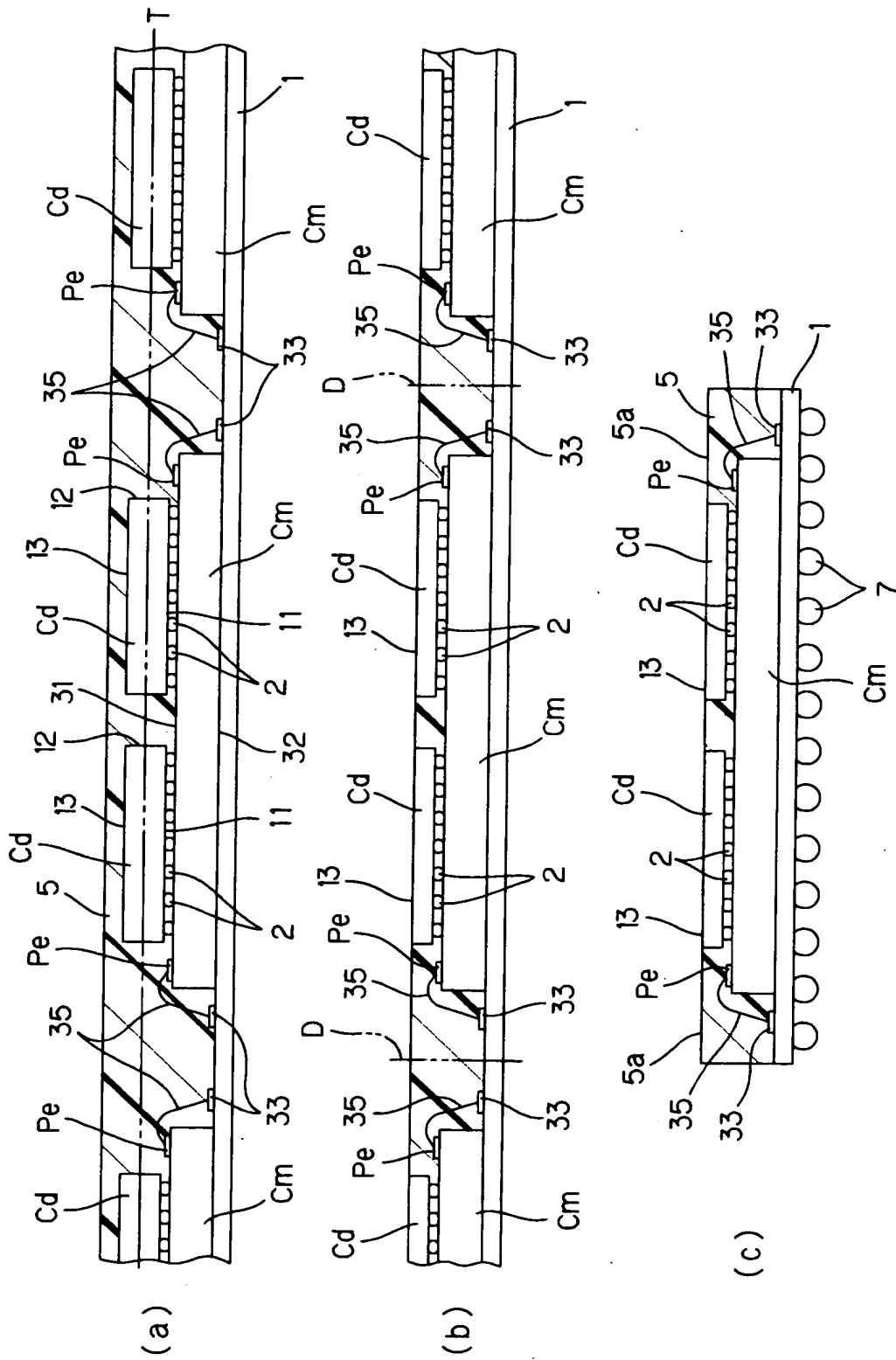
【图 4】



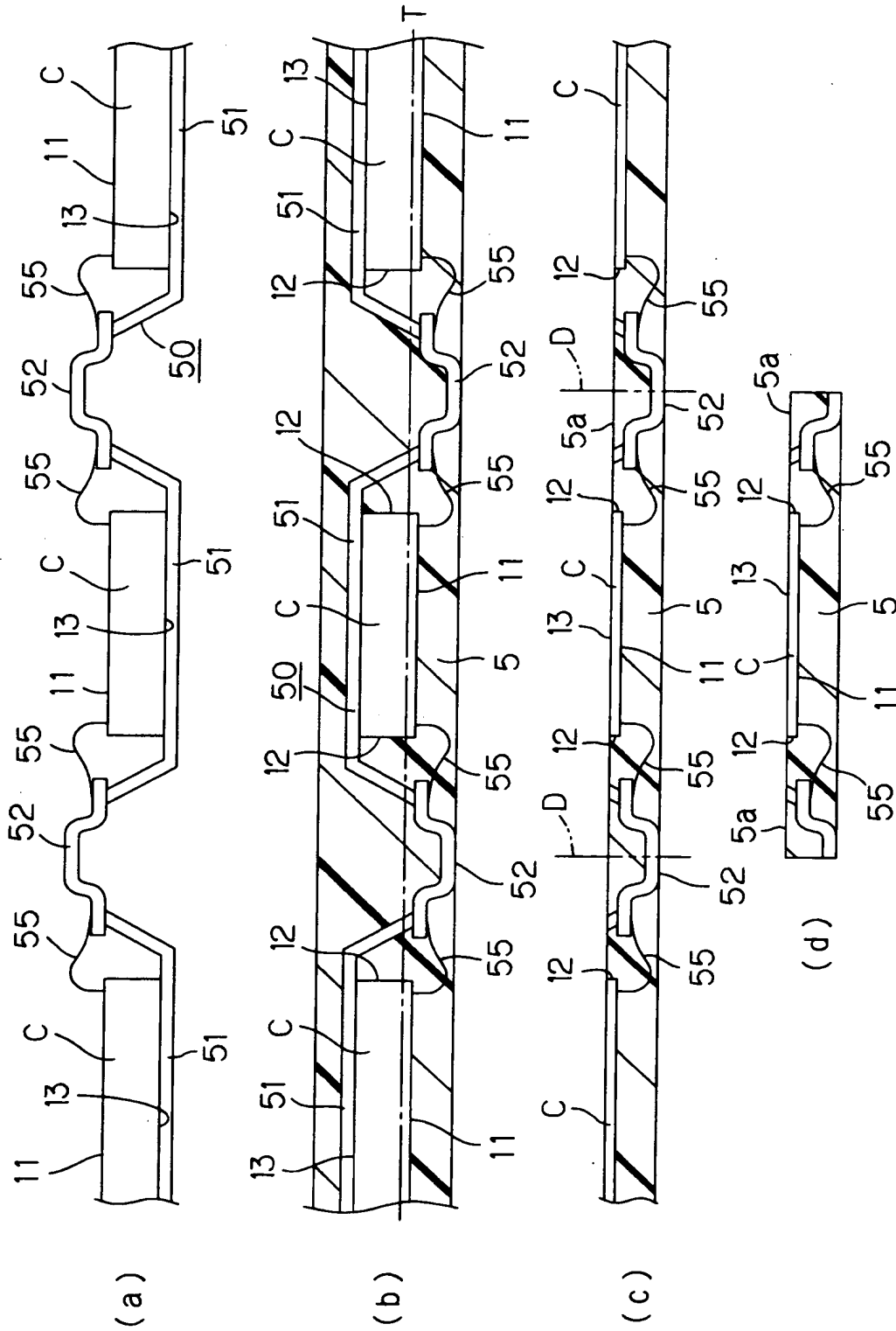
【图 5】



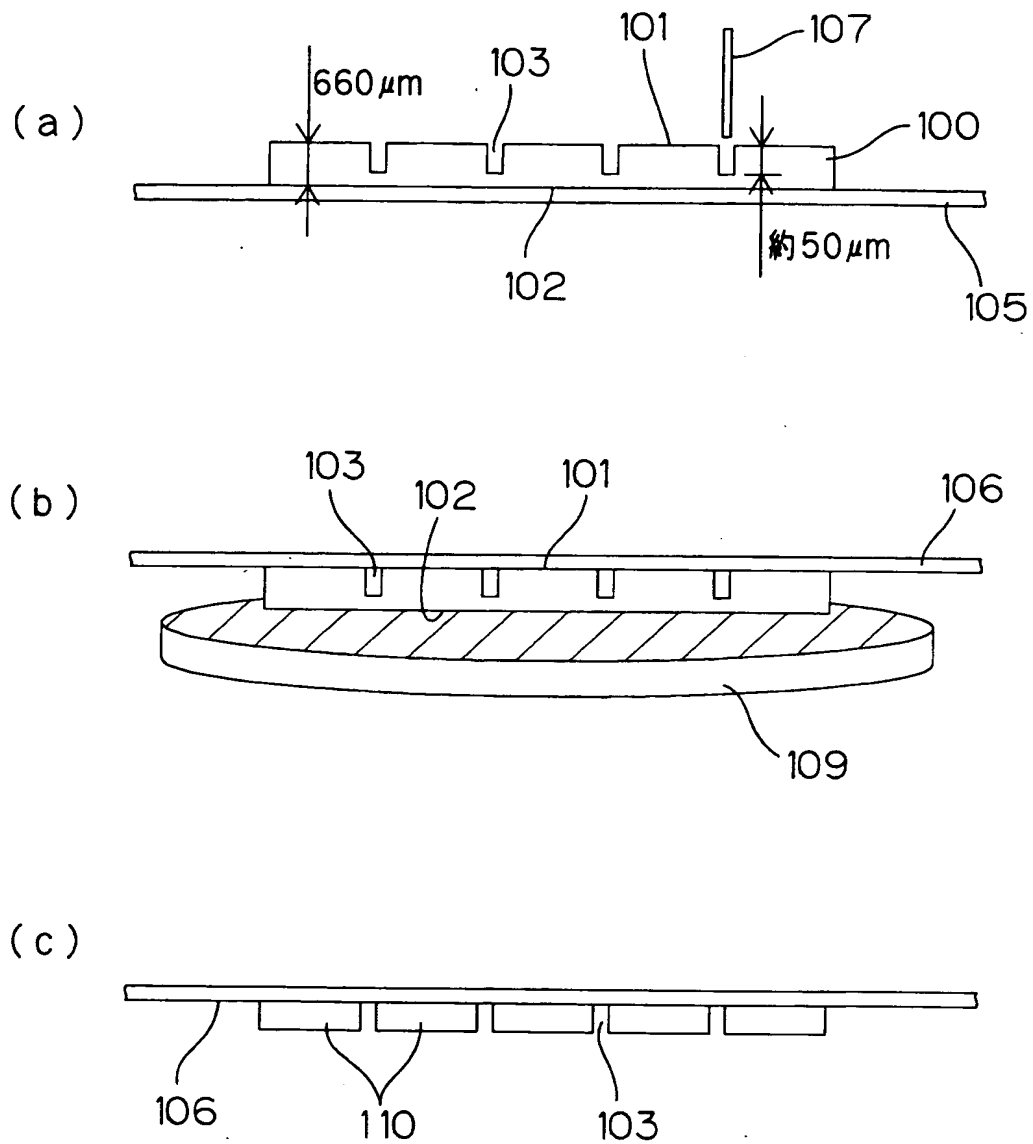
【图 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】半導体チップの割れや欠けを生じさせることなく薄型の半導体装置の製造を実現する。

【解決手段】半導体チップCは、基板1にフェースダウンで接合される。この状態で、半導体チップCは樹脂5で封止される。次いで、樹脂5および半導体チップCの非活性表面13側が研削目標厚Tまで同時に研削され、半導体チップCが薄型化される。さらに、切断ラインDに沿って、樹脂5および基板1を切断することにより、半導体装置の個片が切り出される。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000116024]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 京都府京都市右京区西院溝崎町21番地
氏 名 ローム株式会社